

## Fázový závěs

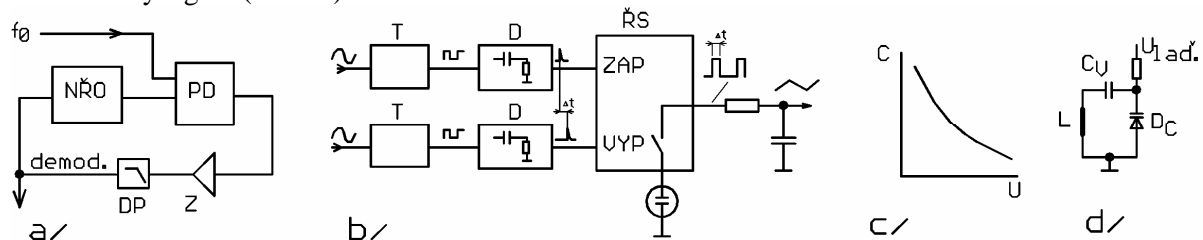
Ing. Vlček

Doplňěk publikace *Moderní elektronika*

Základní princip smyčky PLL (Phase Lock Loop):

**Napětím řízený oscilátor** VCO (Voltage Controlled Oscillator) vytváří signál, který **fázový detektor** PD - Phase Detektor) porovnává se vstupním signálem. Výstup PD je zesilován **zesilovačem odchylky** Z, filtrován **dolní propustí** DP a takto získaným napětím je řízen kmitočet VCO.

Touto **zpětnou vazbou se zajišťuje doladování VCO na kmitočet vstupního signálu**. Napětí na výstupu dolní propusti je úměrné kmitočtu vstupního signálu. Tak můžeme demodulovat kmitočtově modulovaný signál (obr. 1a).



Obrázek: č 1

a/ Princip smyčky PLL

b/ princip fázového detektoru

c/ závislost kapacity varikapu na napětí

d/ ladění rezonančního obvodu varikapem

Fázový detektor nejprve tvaruje vstupní sinusové signály tvarovačem T na **obdélníky**, které potom derivační obvod D derivuje na **úzké impulsy**. Ty určují okamžiky **průchodu signálu nulou**. Dále následuje řízený spínač ŘS, který k integračnímu článku připojuje a odpojuje zdroj napětí. Čím je rozdíl fází obou signálů větší, tím déle je integrační článek připojen ke zdroji napětí. **Rozdíl fází** obou signálů tak převedeme na **šířku impulsů**. Tu potom převedeme integrací (průměrováním) na napětí (obr 1b).

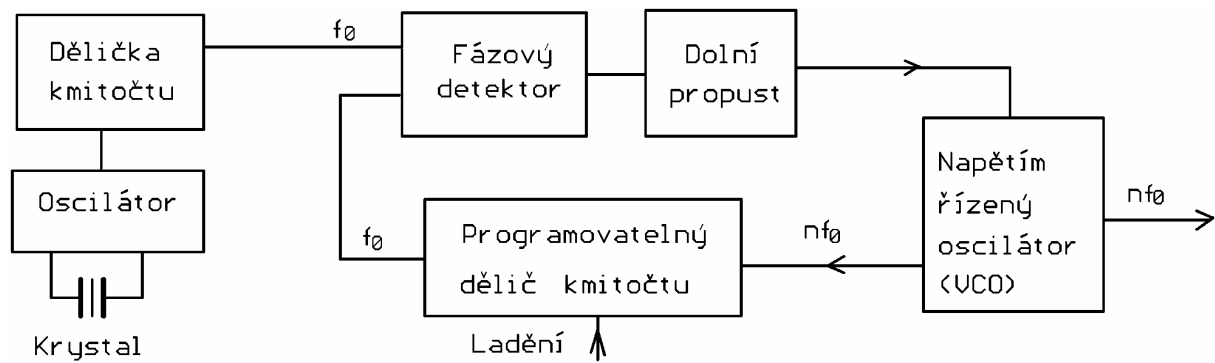
Napětím řízený oscilátor ke změně napětí obvykle využívá kapacitní diodu ( $D_C$ )- **varikap**. Tato dioda je zapojena jako kondenzátor v paralelním rezonančním obvodu. Ladicí napětí  $U_{lad.}$  na ni přivedeme přes velký rezistor – desítky  $k\Omega$  (aby nedošlo k rozladění rezonančního obvodu přes zdroj napětí) a oddělíme jej stejnosměrně vazební kapacitou  $C_V$  kapacitou (1 nF) od cívky a od země (obr.1d). Zvětšením napětí na varikapu se zmenší jeho kapacita (obr. 1 c). Tím se zvýší rezonanční kmitočet oscilátoru.

Nyní si ukážeme, jak pomocí smyčky PLL můžeme realizovat obvod **kmitočtové ústředny**, který je řízen digitálními obvody. Její kmitočet se mění po **krocích**. Využívá se v oscilátorech přijímačů, které ladíme tlačítky (obr.2).

Pokud zařadíme do smyčky zpětné vazby děličku kmitočtu s dělicím poměrem n, bude fázový detektor (fázový komparátor) porovnávat vstupní signál se signálem o n -krát nižší hodnotě. Na výstupu VCO bude signál s n krát větším kmitočtem, než je kmitočet vstupního signálu. Oba signály budou ve stejné fázi, poměr jejich kmitočtů se nebude měnit. Celé zapojení bude pracovat jako násobička kmitočtu. Pokud je dělička kmitočtu programovatelná (programovatelný čítač), můžeme výstupní kmitočet ovládat digitálně změnou jejího dělicího poměru – **krokové ladění**. Krokem je kmitočet  $f_0$ .

Výstupní napětí je odvozeno od vstupního napětí vytvořeného nejčastěji **krystalovým oscilátorem**. Tím je zajištěna jeho vysoká **přesnost i teplotní stabilita**. Odpadá rovněž jeho nastavování.

Krystaly obvykle nejlépe pracují na kmitočtu jednotek MHz. Krok ladění  $f_0$  nejčastěji bývá okolo 100 kHz (je dán vzájemným odstupem rozhlasových stanic a šířkou jejich pásma) a nebývá obvykle totožný s kmitočtem krystalu. Proto mezi krystal a fázový detektor zařazujeme obvykle děličku kmitočtu, která kmitočet krystalu vydělí na kmitočet  $f_0$ .



Obrázek č. 2 Digitální ladění – násobička kmitočtu

Pracujeme obvykle s **obdélníkovými** signály, což celé zapojení zjednodušuje. Tvar signálu při kmitočtové modulaci není podstatný.

Tato zapojení jsou tvořena obvykle složitými integrovanými obvody. Programovatelné děličky kmitočtu mají stále častěji **sériový vstup** řídicích dat, které obvod ladí. Tím se snižuje oproti paralelnímu vstupu dat počet připojovacích vodičů. Obvykle se používá normalizovaná sběrnice I<sup>2</sup>C (data, hodiny, zem). VCO se často vyrábějí jako hybridní integrované obvody, které mají dobře vyřešenou **teplotní kompenzaci**.

Mezní kmitočet dolní propusti má velký vliv na vlastnosti obvodu. Určuje dobu, za kterou se obvod **zasynchronizuje**.

#### Literatura:

Robert Láníček: Obvody, součástky děje, BEN 2004.